

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-132075

(43)Date of publication of application : 30.07.1984

(51)Int.Cl.

G06K 9/00

(21)Application number : 58-006494

(71)Applicant : SEIKO INSTR & ELECTRONICS LTD

(22)Date of filing : 18.01.1983

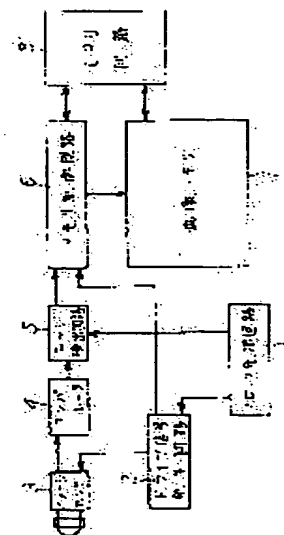
(72)Inventor : YAMAZAKI FUSAYA

(54) PICTURE PROCESSING DEVICE

(57)Abstract:

PURPOSE: To shorten object recognition processing time by storing only the profile of an object in a picture memory to reduce the information volume of the object recognition.

CONSTITUTION: The analog picture signal of an object image is inputted by an image sensor 3 and is converted to a digital picture signal. This conversion signal is supplied to an edge detecting circuit 5 to attain the profile as the edges of the object image. The information of the profile of this object is stored in a picture memory 7 through a memory control circuit under the control of a CPU circuit 8. In this case, the output of a drive signal generating circuit 2 is inputted to the image sensor as the input device of the picture signal and the memory control circuit 6 as the storage device of the picture signal to synchronize respective devices with each other. The CPU8 gives commands to the memory control circuit 6. The CPU8 controls the input, the storage, and the output of the picture signal and analyzes and processes directly information of the object profile on the picture memory to recognize the object and extract features.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—132075

⑤ Int. Cl.³
G 06 K 9/00

識別記号

庁内整理番号
C 6619—5B

⑬ 公開 昭和59年(1984) 7月30日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 画像処理装置

① 特 願 昭58—6494

② 出 願 昭58(1983) 1月18日

⑦ 発 明 者 山崎惣也

東京都江東区亀戸 6丁目31番 1

号株式会社第二精工舎内

⑧ 出 願 人 セイコー電子工業株式会社
東京都江東区亀戸 6丁目31番 1
号

⑨ 代 理 人 弁理士 最上務

明 細 書

1. 発明の名称 画像処理装置

2. 特許請求の範囲

(1) クロック発振回路と、そのクロックを受けてイメージセンサをドライブするドライブ信号発生回路と、画像信号を入力するイメージセンサと、イメージセンサの画像信号をデジタル信号に変換するコンベレータと、デジタル画像信号の変化点を検出し物体イメージのエッジを検出するエッジ検出回路と、その情報を記憶しておくデジタル画像メモリと、このデジタル画像メモリを制御するためのメモリ制御回路と、前記デジタル画像メモリの数値解析および前記メモリ制御回路の制御を行なうOPU回路とから構成され、物体イメージのエッジを検出し、物体の輪郭をとらえることを特徴とする画像処理装置。

(2) 第1項において、前記エッジ検出回路はフリップフロップおよびBX-OR回路とからなり、前記BX-OR回路にはコンベレータおよび前記フ

リップフロップの出力が入力されている構成よりなることを特徴とする画像処理装置。

3. 発明の詳細な説明

本発明は自動組立機等に応用される物体認識をするための画像処理装置に関するものである。

従来のこの種の装置は、物体情報のすべての部分を画像メモリに記憶し、物体の特徴などを解析する場合には情報量が多く、また、物体輪郭などもすべての情報よりソフトウェアで抽出したため、処理時間が非常にかかっていた。

本発明は、これらの欠点を除去するために、物体情報のエッジを検出し、物体の輪郭のみを画像メモリに記憶することを特徴とし、その目的は物体認識の情報量の削減をすることにより、物体認識処理時間の短縮をすることにある。

以下図面に従って本発明を詳細に説明する。

第1図は本発明の実施例であり、1はクロック信号発振回路であり、このクロック信号発振回路1の出力はドライブ信号発生回路2と、エッジ検

出回路5に入力される。ドライブ信号発生回路2の出力信号により、イメージセンサ3をドライブすると共に、イメージセンサ3とメモリ制御回路6とを同期させる。イメージセンサ3の出力である画像信号は、コンパレータ4で、デジタル信号に変換されエッジ検出回路5へ出力される。エッジ検出回路5の出力信号はメモリ制御回路へ入力され、画像メモリ7へ記憶される。O P U回路8は、メモリ制御回路6の制御を行なうと共に、画像メモリ7へ情報を読み込みおよび脱出しを直接実行できる。

以上のような状態において本発明による物体イメージのエッジを検出する画像処理を作動させる場合について説明する。クロック信号発振器1で発振されたクロック信号より、イメージセンサドライブ用信号をドライブ信号発生回路2が発生しイメージセンサ3をドライブする。イメージセンサ3により、物体イメージのアナログ画像信号を入力し、このアナログ画像信号をコンパレータ4によりデジタル画像信号へ変換する。この変換

のメモリ制御回路に接続されている。

以上のような状態においてエッジ検出回路を作動させる場合について説明する。

フリップフロップ9はクロック信号発振回路1よりクロックを入力し、Dαiαとしてコンパレータ4からのデジタル画像信号を入力する。前記入力Dαiαを1クロック分の時間遅延して、EX-O R 10へと出力する。EX-O R 10は、コンパレータ4からのデジタル画像信号とフリップフロップ9の出力である前記の1クロック分の時間遅延したデジタル画像信号を比較し、同一の場合は論理“0”レベルを出力し、異なる場合には論理“1”レベルを出力する。このEX-O R 10の出力は物体イメージのエッジ部分だけが検出されており、この出力はメモリ制御部6へ入力され、物体のエッジの部分すなわち、輪郭部分のみが画像メモリ7へ入力される。

このとき、画像信号の入力装置であるイメージセンサ3、画像信号の記憶装置であるメモリ制御回路6は、ドライブ信号発生回路2の出力信号に

されたデジタル画像信号をエッジ検出回路5により、物体イメージのエッジである輪郭を得る。この物体の輪郭の情報をメモリ制御回路6を通して、O P U回路8の制御下のもと画像メモリ7へ記憶される。このとき、ドライブ信号発生回路2の出力は、画像信号の入力装置であるイメージセンサ3と、画像信号の記憶装置であるメモリ制御回路6とに入力され、各々装置間の同期をさせている。O P U回路8はメモリ制御回路6へ命令を与え、画像信号の入力、記憶、出力の制御ならびに、画像メモリ上の物体輪郭の情報を直接解析処理を行ない、物体の認識および特徴抽出を行なう。

第2図は、エッジ検出回路5の詳細な回路図であり、コンパレータ4の出力はフリップフロップ9の入力へ接続されており、フリップフロップ9のクロック信号はクロック信号発振回路1の出力より入力されている。EX-O R 10はコンパレータ4の出力とフリップフロップ9の出力とが入力として接続され、このEX-O R 10の出力は次段

より同期がとられており、ドライブ信号発生回路2とエッジ検出回路5は、クロック信号発振回路1の出力であるクロック信号によつて同期がとられており、この物体イメージのエッジを検出する画像処理装置の画像信号の伝達される回路系は、すべて同期がとられていることとなる。なお、クロック発振回路1の出力であるクロック信号は、デジタル画像信号の1画素分となる。

以上、説明したようにこの装置は、物体の画像イメージの輪郭だけを画像メモリへ記憶するものであるから、従来のような画像全部のイメージの記憶と違い、物体認識の処理情報が減少する。これにより物体の記憶、例えば形状認識、物体中心、物体角度、物体周囲長、などの数値を求める時間が短縮できる利点がある。

4. 図面の簡単な説明

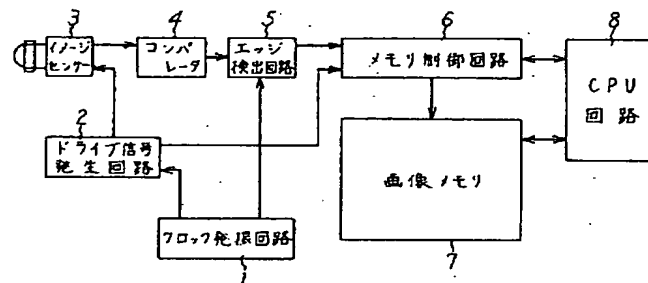
第1図は本発明の実施例による画像処理装置のブロック図である。第2図は第1図のエッジ検出回路の詳細な回路図である。

- 1 . . . クロック信号発振回路
- 2 . . . ドライブ信号発生回路
- 3 . . . イメージセンサ
- 4 . . . コンパレータ
- 5 . . . エッジ検出回路
- 6 . . . メモリ制御回路
- 7 . . . 画像メモリ
- 8 . . . CPU回路
- 9 . . . フリップフロップ
- 10 . . . EX-OR

以上

出願人 株式会社第二精工舎
代理人 弁理士 最上 務

第1図



第2図

